

Summary

September 2006
Author: Rob Evans

エレクトロニクス技術の進化は、設計を「ソフト」なリプログラマブル・ソリューションへと向かわせています。しかし 456 ピン、もしくはそれ以上に多ピンになるプログラマブル・デバイスを実装して製品化するには、インタラクティブな設計環境が必要になります。

エレクトロニクス産業に大きな変革が受け入れられマイクロプロセッサが最終製品に普及している一方、ものづくりおよび設計の基礎である PCB の世界の動きは遅々としていれるかのようです。

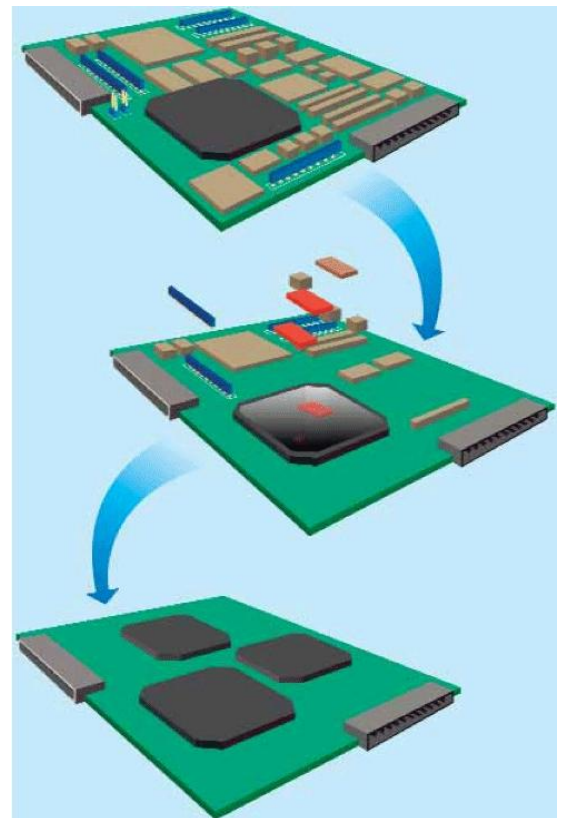
マイクロプロセッサが製品設計のあり方を変えてきたのと同様、大容量低価格のプログラマブルデバイスは、これからのエレクトロニクス製品開発の手法を大きく変えてことでしょう。

ハードウェアとソフトウェアの要素をまとめて「ソフト」でリプログラマブルな FPGA に任せてしまうことで、デバイスとデバイスの接続といった要素を含め、設計の複雑さは FPGA のシリコンの中に吸収することができます。この手法を更に進めて行くと、大規模 FPGA では接続要素がプログラマブルになり、PCB 上の配線の複雑さも FPGA に取り込むことが可能になります。PCB の配線までも FPGA に取り込むということは、リプログラマブルな領域が組み込みソフトウェアやソフトマクロ・ハードウェアのみならず、ソフトは配線設計までも可能になることを意味します

製品仕様が高性能になれば、高密度な部品搭載、高速信号処理、複雑な構造の PCB が必須になります。これらの PCB 設計の課題を FPGA の世界に移すことができれば、より面積が小さく、層数の少ない低コストの PCB で最終製品が実現できるかもしれません。そしてその設計期間は大幅に短縮できるでしょう。更にリプログラマブルな設計プラットフォームは、FPGA ピン配置設計を PCB 設計と同期して最適化することにより、差動ペア配線を含め、PCB 配線設計をもっと容易にすることでしょう。究極には、FPGA ピン配置の最適化は、最終製品のプロトタイプのタイミングでも、フィールドでの作動中であっても実行が可能です。

ライブな設計について考察します

PCB 設計に「ソフト」な領域も持ち込むことで、PCB 上でのトラック数やピン数は削減されますが、あらたな課題は、設計のプラットフォームとなったプログラマブルデバイス内部の動作をどのように確認するかにあります。いくつかの FPGA ではピンのモニターは可能です。しかしデバイス内部で信号や接続情報に物理的にアクセスする手段はありません。それでは設計プロセスから外れてしまっているようなものです。設計者としては、テスタや組み込みソフトウェアのデバッガを利用して、FPGA の内部を検証することも必要になります。



Altium Designer の特長は、自分自身で設計開発中のシステムを利用して、インタラクティブにプログラマブルな要素とライブに接続可能なことです。2本の JTAG 通信チェーンで Altium Designer と FPGA を連携させます。1本目はハードチェーンとして、ターゲットとする FPGA のプログラミングとデバッグ中のピンアクセスに使用されます。通常 FPGA には JTAG チェーンの専用ピンが用意されています。2本目はソフトチェーンとして、汎用の I/O ピンとして使用され、バーチャル・インスツルメントおよびオンチップ組込みプロセッサデバッグモジュールへのアクセスを提供します。ターゲットとする FPGA を搭載した基板を PC へ接続するには、Altium の NanoBoard を介しても、もしくはユニバーサルな JTAG アダプタで接続するだけでも可能です。Altium Designer は、ターゲットのプログラミングだけのソリューションではなく、そのシステム上で動いている設計の検証とデバッグにも活用できるソリューションです。

デバッグは慣れ親しんだ環境で実行できます。ソフトウェアデバッガは、組込みプロセッサ上で動作しているコードをインタラクティブに処理できます。また、ロジックアナライザ、周波数ジェネレータ、周波数カウンター、および汎用 I/O といったバーチャルテスト・インスツルメントとも接続できます。そして内部のハードウェアを動かし観察することが可能になります。バーチャルテスト・インスツルメントは、Altium Designer が提供するユーザーインターフェースで FPGA と同期します。同様に組込みソフトウェアデバッガはプロセッサにビルドインされるオンチップデバッグモジュールとインタラクティブです。このテスト機器および実 FPGA 上のソフトウェアのデバッグモジュールを動作させることにより、Altium Designer はリアルタイムでハンズオンな設計のテストとデバックを可能にします。このように設計を FPGA にダウンロードし、リアルタイムにテスト/デバックしながら、まさにダイナミックなインタラクティブな設計手法を、Altium は「LiveDesign」として提案しています。



「LiveDesign」による設計プロセスを管理するために、Altium Designer は専用インターフェースを用意し、プロジェクトの進行と同期を支援します。さらに FPGA ベンダーのツール起動もこの専用インターフェースから実行できます。したがってデバイス特有のマッピングおよび配線手法やハード・ソフトのプログラムのダウンロードが、このインターフェースから行えます。

Altium Designer にダウンロードされると、アクティブなデバイスとのインタラクティブな設計進行が可能になり、バーチャル・インスツルメント・コントロールパネルを使った FPGA ベースシステムの中で信号の設定と観察が可能になります。またソフトウェアのデバッグセッションを起動して、システム内での一つ以上のプロセッサを動作できます。プロセッサおよびソフトウェアを交換する場合には、その変更がすぐに反映されます。



実ハードウェアを動かしているどのハンズオンな設計でも、ソフトウェアデバッガとテストインスツルメントをインタラクティブに使用することができます。たとえば、コードのブレークポイントをソフトウェアでアサートした場合、そのハードウェアの事象をロジックアナライザで分析する場合など有効です。このデバッグツールには、ブレークポイント、ウォッチ、コードエクスプローラ、プロセッサレジスタおよびメモリ空間へのアクセス等のフル機能が搭載されています。

ハードウェア JTAG チェーンを介し、ターゲットデバイスピンの状況のモニターと、元となる FPGA プロジェクトの回路図へのダイナミックな反映が可能になります。更に Altium Designer は PCB エディタで、動作中の FPGA のピンの動作をライブに写します。





Altium Designer 上で PCB 設計へと接続すれば、設計者が自分で設計中のプロトタイプや実際の製品を、NanoBoard もしくはユニバーサル JTAG アダプタで接続することができます。そしてそのままターゲットとするハードウェア上で LiveDesign 設計工程を続けることができます。

LiveDesign のインタラクティブ性は、FPGA ベースのシステム設計にあたり、「いまずぐに開始できる」というメリットを与えます。この大きなメリットを提案できる環境は Altium Designer だけです。

PCB 設計は、今後「ソフト」な領域に急速に移っていくことでしょう。完全に統合された設計環境こそが、このプログラマブルな世界に近づく確かな道筋を示すことができます。

ハードの障害を「ソフトな設計」で取り除く

リプログラマブルな設計環境がもたらす利益を最大限に生かすには、PCB 設計者がプログラマブルな領域について知ることが必要です。これはシステム設計を最適化することにもなります。従来の設計環境では、PCB 設計と FPGA 設計は分離していました。これが「ソフトな設計」の世界での障害になります。統一された設計環境では、PCB 設計と FPGA 設計の設計情報を透明化し、FPGA/PCB 協調設計を含め、リコンフィギャラブル PCB 設計プラットフォームが実現されます。

Altium Designer は、ハードウェア、ソフトウェア、プログラマブル・ハードウェア開発を、単一の EDA アプリケーションとして、統一された設計環境のもとで設計者を支援します。このシステムは、PCB と FPGA の設計プロセスを統一することで、フィジカル設計プラットフォームにプログラマブルデバイスを統合することができます。Altium Designer は FPGA I/O ピン配置を自動的に PCB 設計と同期しながら、最適な PCB 配線結果をもたらすと同時に、これから PCB 設計プロセスをよりシンプルにすることでしょう。

設計分野の境界をまたがる製品開発手法を、既存の枠組みにとらわれることなく追求することに Altium Designer は役立てる設計環境です。PCB 設計者にとっては、FPGA 設計者と確かな手法で協調し、かつ容易に習得できるツールです。また組込みソフトウェア設計者にとっては、ハードウェアの影響を理解した最適な組込みソフトウェア開発が可能になるツールでもあります。